

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-319872

(43)Date of publication of application : 04.12.1998

(51)Int.Cl. G09F 9/33
H05B 33/26

(21)Application number : 10-003037 (71)Applicant : XEROX CORP

(22)Date of filing : 09.01.1998 (72)Inventor : DAVID K FAULK
STREET ROBERT A

(30)Priority

Priority number : 97 785232

Priority date : 17.01.1997

Priority country : US

(54) ACTIVE MATRIX ORGANIC LIGHT EMITTING DIODE DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain an inexpensive device in which three-dimensional collection can be easily performed and manufacturing can be performed in room temperature by making constitution in which a pixel has a pass transistor and a driving transistor supplying a continuous driving current to an organic

light emitting diode in accordance with a data signal from a pass transistor.

SOLUTION: This display device comprises two dimension array having a pixel electronic system including a gate line, a data line, and a pixel 102. Each pixel 102 has a pass transistor 104 receiving a data signal from one of the data line and passing through and a driving transistor 108 operating in accordance with a data signal from the pass transistor 104 and supplying a continuous driving current in accordance with the data signal to an organic light emitting diode 110. This data signal controls a continuous driving current, when the driving transistor 108 is operated by a data signal, the organic light emitting diode 110 receives the continuous driving signal and emits light.

LEGAL STATUS [Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Two or more gate lines connected to two or more pixels arranged in the 2-dimensional array, and the pixel of the party to whom it corresponds of said two or more pixels, respectively, Two or more data lines connected to the pixel of the single tier to which the inside whose each is said two or more pixels corresponds are included. Each of two or more of said pixels The pass transistor which passes the data signal which controls the continuation drive current supplied from the data line which is connected to a corresponding gate line and corresponds according to a gate signal, The drive transistor which will supply a continuation drive current to an organic light emitting diode according to said data signal if said pass transistor passes said data signal, The active-matrix organic light emitting diode display characterized by having the organic light emitting diode which emits light according to said continuation driving signal supplied.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the amelioration in a display device, an approach, equipment, and a circuit. More specifically, this invention relates to the amelioration which uses organic light emitting diode (OLED) for the active-matrix array used for a flat panel display etc.

[0002]

[Description of the Prior Art] Conventional active-matrix liquid crystal display (LCD) equipment operates by constituting a short (small interval) holding circuit for every pixel. It holds a fixed charge to a LCD light valve until a pixel is refreshed for this circuit. All the pixels of the same line are charged in coincidence juxtaposition among two or more pixels by which matrix arrangement was carried out. Electrification of the pixel of one line electrifies the pixel of another line one by one. This procedure is repeatedly performed continuously through all the lines of the display screen, and a screen is refreshed continuously.

[0003] A display may usually use the pixel exceeding 1 million pieces for the one

display screen. Therefore, it is important that a set point can be loaded to a pixel for a short period of time so that the display screen can be refreshed at every 16ms (ms) (namely, about 60 times per second). Since a fixed charge is taken to write in a holding circuit only several microseconds, the display screen which has 1000 or more lines can be refreshed within 16ms.

[0004] Although the application is widely found out when using the reflected light or the transmitted light, in many situations, the self-luminous display of LCD is desirable. If it puts in another way, in order that LCD equipment may operate with the back light which emits a beam of light through LCD, the thickness of a flat panel display will increase with the thickness of a back light. In addition, 90% of light source light will be absorbed by polarization optical system and the low numerical aperture, and the active-matrix LCD system is holding the fault that effectiveness is low.

[0005] If a back light is lost, since a flat panel display can be far made thinner than the existing indicating equipment, to offer an indicating equipment without a back light is desired. Moreover, it operates at lower driving gear cost and higher effectiveness, and to offer a thinner panel display is also desired.

[0006] "Organic Electroluminescent Devices" Science Vol. 273 According to 884 (August 16, 1996), inorganic [LED] will be apparently considered to be ideal at all points. It has the outstanding quantum efficiency, and only the bias voltage of several volts of inorganic [LED] is usable in ***** and all colors, and it is very reliable.

[0007] However, inorganic [LED] has three main problems of cost, accumulation, and temperature. an inorganic LED display equipment must be assembled from each LED by which color matching was carried out, must arrange each LED correctly, and must carry out wiring association -- there is nothing. When each alphabetic character uses 5x7 pixels (therefore, 35 LED is used for each color), if the total characters on screen of equipment exceed about 10-15 characters, costs will increase extremely. Generally, inorganic [LED] can require epitaxial growth, therefore cannot overlay a pixel circuit effectively, and cannot obtain the equipment which has about 100% of filling factor again. Finally, inorganic [LED] is processed at the elevated temperature far exceeding a room temperature.

[0008] Drawing 15 shows the conventional basic structure organic [LED / 1]. The organic film 2 of one or more sheets made with the electroluminescence activity ingredient is inserted between two electrodes 6, i.e., low work function cathode, and the high work function anode plate 4. The high work function anode plate 4 is transparent. In the state of impression of direct-current bias, an electron is poured into an organic material from cathode 6, and a hole is poured into an organic material from an anode plate 4. By the impressed electric field, an electron and a hole go mutually, it moves, and they collide, and form a luminescence excitation state. This energy serves as light which passes through and emits the transparent anode plate 4. The organic film 2 can be formed by vacuum evaporation, the chemical self-assembly

(chemical self assembly), the spin cast, etc. The thickness of the organic film 2 is the range from several monomolecular layers to about 3,000Å.

[0009] U.S. Pat. No. 5,424,560 of Norman and others entitled "Integrated Multicolor Organic LED Array" is indicating the OLED array formed by preparing a negative layer. Pattern attachment of the organic layer of the color from which plurality differs is carried out on a negative layer, and it forms in two or more fields of the selected array LED of the color from which plurality differs. One transistor is unified in a negative layer and each line of the negative layer turned "ON" one by one with an external connection pad is provided with a drive current.

[0010]

[Problem(s) to be Solved by the Invention] However, these examples of a citation lack in recognition of offering the cheap active-matrix luminescence display in which three-dimensions accumulation and room temperature manufacture of a light emitting device are possible, or cannot offer such [actually] equipment.

[0011] It becomes easy to three-dimensions accumulate this invention, and it aims at offering the cheap active-matrix luminescence display in which manufacture at a room temperature is possible there.

[0012]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, this invention offers the active-matrix OLED display containing the 2-dimensional array which has a pixel electronic system containing a gate line, a data line, and a pixel. Each pixel operates according to the data signal from the pass transistor which a data signal is received [transistor] from one of the data lines, and passes this, and this pass transistor, and has the drive transistor which supplies the continuation drive current according to this data signal to an organic light emitting diode (henceforth OLED). A data signal controls a continuation drive current, if a drive transistor operates with a data signal, OLED will receive the continuation driving signal and it will emit light.

[0013] Moreover, the configuration which establishes a storage means to receive a data signal from this pass transistor, and to once memorize the data signal in this invention is also suitable.

[0014] Each gate line is connected to the pixel of the same line of two or more pixels by which matrix arrangement was carried out. Each data line is connected to the pixel of the same train. Therefore, each pixel is separately addressable with one gate line and one data line.

[0015] Here, a thin film transistor (TFT) can be used for each above-mentioned pass transistor and a drive transistor, respectively.

[0016] Moreover, other modes of this invention are characterized by flowing into the common catholyte connected to all pixels, after a continuation drive current passes Drive TFT and flows into the anode plate of OLED for every pixel.

[0017] In the first deformation of this mode, after a continuation drive current passes Drive TFT and flows into the cathode of OLED, it is characterized by flowing into the common anode plate layer connected to all pixels.

[0018] Moreover, in the second deformation of the above-mentioned mode, after flowing into catholyte through the anode plate of OLED, the continuation drive current which flows through Drive TFT is offered. Moreover, in deformation of the third, after flowing into an anode plate layer through the cathode of OLED, the continuation drive current which passes Drive TFT and flows is offered.

[0019] When forming a storage means in each pixel, this storage means may be a capacitor which memorizes an analog data signal. Or a storage means may be a static cel holding a digital data signal, as long as a component receives power.

[0020] Moreover, other modes of this invention are related with the approach of operating the active-matrix OLED display which has the 2-dimensional array of the pixel electronic system containing a gate line, a data line, and a pixel. This approach memorizes the data signal which passed along this pass transistor, sends out a data signal to a drive transistor, adjusts the continuation drive current to OLED, and makes a light beam to operate a pass transistor with a gate line signal, to supply a data signal to a pass transistor from a data line, and emit from OLED with that data signal for every pixel.

[0021]

[Embodiment of the Invention] Hereafter, in order to make an understanding of this invention more perfect, a drawing is used and explained about the gestalt (henceforth an operation gestalt) of suitable operation of this invention. In addition, in each drawing, the same sign expresses the same components among drawing.

[0022] This invention offers the circuit for operating the active-matrix array of OLED using an analog or digital memory so that it may explain in full detail below. If required, linear luminescence behavior can be mostly filled using the existing OLED property. Amelioration of OLED which all engine-performance measure followed receives profits. By losing a lighting system required for LCD equipment, a flat panel display far thinner than the existing back light display is possible. That a luminous layer can be arranged on the existing circuit enables three-dimensions accumulation in the design of structure with about 100% of filling factor. This is an advantage in which it excels inorganic [which generally requires epitaxial growth, as a result cannot perform this type of three-dimensions accumulation / LED]. Actuation of monochrome or a color is possible at either a front face or a tooth-back luminescence design. The layout of a pixel circuit can be optimized depending on various priority items, for example, maximum filling factor, color processings, ease of manufacturing, or ease of operating it.

[0023] The luminescence brightness ($>10,000$ cd/m²) exceeding 30 times of the luminescence brightness (300 cd/m²) of current and a typical luminescence display is

possible for OLED. The rapid advance which prolongs the life of these components prolonged the life of a component to ** for 10,000 hours. The power consumption per area in 300 cd/m² of Present OLED is about 0.04 W/cm², and this is in the optimum range of the power consumption in the application of a display. The further amelioration in brightness, endurance, and effectiveness is expected. For example, probably the brightness of a display can be further raised by adjusting the solid angle of luminescence to the flat-surface micro-lens array put on the whole display.

[0024] Unlike the active-matrix LCD equipment in which the accumulated charge sets the condition of a light valve, OLED answers a continuation drive current and emits light. In order to drive a high resolution OLED display, it requires that each pixel diode receives a programmable forward-bias current through the framing period of a display. For example, in the case of 60Hz display, a framing period is about 16ms. The pixel condition in a framing period is memorizable using an analog or digital memory.

[0025] [Operation gestalt 1] drawing 1 shows the analog drive circuit concerning the operation gestalt 1 which memorizes a pixel condition. Each pixel 102 of the analog drive circuit 100 includes pass TFT104, a capacitor 106, and drives TFT108 and OLED110. The pass TFT104 of one train is turned "ON" by the gate line n. If turned on, the pass TFT104 of the train m of Line n will store the voltage level from a data line m in the capacitor 106 of a pixel 102. After the pass TFT104 of Line n is turned OFF by the gate line n, the signal inputted into the gate line n of drive TFT108 adjusts the current of OLED110 during a current framing period. In the analog drive circuit 100, a current flows into the common catholyte connected to all the OLED components 110 of the analog drive circuit 100, after flowing into the anode plate of OLED110 through drive TFT108.

[0026] A capacitor 106 can also be excluded if enough for the gate capacitance of drive TFT108 to hold a signal through the whole framing period. However, there is an advantage in including a capacitor 106. Probably, in a signal, the gate capacitance of drive TFT108 is inadequate, although [which carries out period maintenance] it is required. In addition, if pass TFT104 is switched, the parasitism capacitance will make the voltage level of the gate of drive TFT108 produce change, and will make it difficult to impress right gate voltage. Thus, the further advantage including a capacitor 106 is to reduce the effect of this parasitism capacitance.

[0027] An example with the desirable 4-pixel intersection used for realizing the analog drive circuit 100 of drawing 1 is shown in drawing 2. Drawing 2 shows the metal layer of two sheets, a polish recon layer, and circuit contact. The first metal layer includes anode plates 112, 114, 116, and 118, a data line 120, Vdd Rhine 124, and contacts 126 and 128. The second metal layer contains one plate of the gate line 122 and a capacitor 106. Another plate of a capacitor 106 is formed of Vdd Rhine. A polish recon layer includes pass TFT104 and drive TFT108. Contact 126 connects pass TFT104 to a capacitor 106. Contact 128 connects drive TFT108 to the anode plate 118 of

OLED110.

[0028] This arrangement gestalt makes it possible to use TFT of the top gate or the bottom gate as pass TFT104 and drive TFT108. If a capacitor 106 is required, since this capacitor 106 can be direct manufactured on Vdd Rhine 124, it will not require a substantial additional area. As mentioned above, this is one of the points OLED is excellent in as compared with inorganic [which generally requires epitaxial growth as a result cannot perform this type of three-dimensions accumulation / LED]. Many possible layout deformation is in implementation of the circuit indicated on these specifications about the arrangement gestalt of a component, the layer used for those manufactures, and the processing approach. It is not limited to explanation stated by drawing 2 .

[0029] Vdd Rhine 124 can also be arranged in parallel to the gate line 122 or a data line 120. In order to make the proper capacitance of a data line 120 into the minimum with this operation gestalt 1, Vdd Rhine 124 is parallel to a data line 120.

[0030] As for pass TFT104, it is desirable to hold stable gate bias to drive TFT108 through a framing period. That is, as for pass TFT104, it is desirable that it is possible for it to be stabilized and to maintain the gate voltage of the drive TFT108 during a framing period. While other pixel trains are driving, the data line which leads to pass TFT104 may be changed. Therefore, during a framing period, a charge leaks into a memory cell or there is a possibility of leaking out of a memory cell. Electrical-potential-difference error V_g -error in a cel is calculated by the degree type (1).

[0031]

[Equation 1]

$$V_g\text{-error} = I_{\text{leakage}} \cdot \tau_{\text{frame}} / C_{\text{pixel}} \dots (1)$$

However, I_{leakage} is the leakage current, τ_{frame} is a framing period, and C_{pixel} is pixel capacitance.

[0032] A part of gray level (Grey Level) resolution may be determined by this error. for example, if it becomes, in order [by which the electrical potential difference of a pixel cel reaches the useful programming range of about 8 volts] to have the gray level of 200, it is become about an electrical-potential-difference error that it is bad better than about 40mV -- as (less than about 40mV) -- it must control. The leakage current of a transistor can be made into the minimum by narrowing TFT. For example, the mobility of 30cm²/V-sec takes that the capacity of a capacitor 106 is about 0.5pF to the 5micrometerx15micrometer poly-Si TFT of the leakage current of 300 fA/ μ m. As mentioned above in drawing 2 , since a capacitor 106 can be direct manufactured on Vdd Rhine 124 or to the bottom, the need does not have the further field. another approach of controlling the leakage of TFT further -- the pass transistor 104 -- double-gate ones -- it is using TFT.

[0033] It depends for the die length of time amount usable although data are written in

the pixel cel 102 within the framing period for 16ms on the Rhine time of a display, i.e., the selection period of each Rhine. When the width of face of a display is 480 lines, this time amount is about 32 microseconds. The time amount with which electrification time amount and the amplifier processing time (amplifier settling time) were doubled must be settled in this time limit. Since the desirable ON state current is generally acquired when using poly-Si TFT, electrification time amount does not become a problem. When using polish recon, leakage tends to become the main problems about the design of a display. When using an amorphous silicon TFT, in the state of "ON", mobility is low and its leakage is also more lower than polish recon.

[0034] A cel depends for pixel cel electrification time amount on whether it is written in as quantity by the initial state, or it is written in as low. In order that the NMOS transistor gate may reduce passage for logic 1 (high) by originally being easy to let logic 0 (low) condition pass (degrade), this asymmetry arises. Drawing 3 explains this effectiveness in the case of writing 0.5pF of data in a capacitor 106 about the pass TFT which has the property outlined above. Although 1 microsecond is not filled with the write-in time amount of 4V signal as shown in drawing 3, the write-in time amount of 12V signal exceeds 4 microseconds. Any time amount of enough is within the limits of the permissible electrification time amount for 32 microseconds. What is necessary is just to increase a gate line "ON" electrical potential difference, if quicker high-level electrification time amount is required. Or a CMOS bidirectional transistor may be used instead of the NMOS pass TFT104 again. However, when CMOS is adopted, a design and processing become complicated.

[0035] It is possible to accumulate current, an amorphous silicon device, and a polish recon component on a monolithic on the same glass substrate. It enables this to combine possible desirable high "ON" current with the desirable low leakage current property of the amorphous silicon for Pass TFT in the polish recon for Drive TFT. If pass TFT104 consists of mixtures of an amorphous silicon and polish recon, pass TFT104 can make the leakage current low, so that a capacitor 106 is made small or it can lose it. However, in order to attain the electrification time amount which may be equal to what is obtained using the polysilicon compass TFT104, the amorphous silicon pass TFT104 with more wide width of face may be needed. Naturally, this may consume more fields, as a result may lower the filling factor of a pixel.

[0036] The pixel of 72SPI array which emits the white light by 300 cd/m² is used for one desirable example of the analog drive circuit 100 of a active-matrix display. Each pixel needs about 35microampere maximum current by 12 volts. A current and the requirement of an electrical potential difference are width of face of 30 micrometers, and size with a die length of 15 micrometers, and can be easily satisfied using the polish recon drive TFT108 which has the mobility of 30cm²/V-sec. The field of 72SPI pixel of this size cannot but be a part very much. In order that pixel size may contract, the requirement of a current, as a result the width of face of a drive transistor are also

reduced. A certain extent can be further optimized by transistor occupancy area's changing ratio w/l of the width of face w of TFT, and die-length l , and adjusting the driver voltage of an array.

[0037] **** takes TFT and the detailed model of diode characteristics to actual design selection of the dimension of TFT in a pixel design, and driver voltage. For example, if the leakage of a pass transistor is the parameter which is the hardest to attain within the limits of a specification, electrical-potential-difference swing in a data line should be made into the minimum, and leakage should be reduced. In order to reduce required signal-level swing as one method of performing this, there is the approach of expanding the width of face of drive TFT108.

[0038] Originally OLED is a nonlinear device like all diodes. As for OLED, a current shows an electrical-potential-difference dependency, and this dependency is almost exponential or follows the power principle dependency mostly. the small change in an electrical potential difference put in another way if it becomes produces the big change in the brightness of OLED depending on a current, as a result the bias point of diode. Drawing 4 has typical OLED and the mobility of $30\text{cm}^2/\text{V}\cdot\text{sec}$, and when 15-volt V_{dd} is added to what allotted the poly-Si TFT which is width of face of 30 micrometers, and die length of 15 micrometers to the pixel array of 72SPIs, it shows how many kinds of load Rhine (load line) property over that gate voltage. On the drain-source electrical potential difference of 4-12 volts, set points differ from the saturation state of TFT to a straight-line period.

[0039] Drawing 5 shows the diode current I_{diode} and the diode brightness L_{diode} as a function of drive TFT gate voltage under the same conditions as what is used for drawing 4. In spite of diode and the nonlinearity of TFT, the behavior of brightness is close to linearity on the 4-12-volt gate bias about the gate voltage of the range of the request of 0 - 300 cd/m^2 . Since the digital-analog converter used for this driving a data line generates electrical-potential-difference swing at intervals of a fixed electrical potential difference per each gray level, it can usually serve as the very advantageous description on the design of a display. A certain usable number from a data drive electronic system of gray levels can be appropriately used by an increment with an equal data line electrical potential difference migrating to the brightness range of desired, and designing a pixel so that an increment with the equal intensity of light may be produced. Therefore, this circuit not only can drive diode by the high level and the low, but it is shown that the gray-scale control only by moderate amendment is possible.

[0040] Drawing 5 shows another important description again. A diode current increases quickly with impression of bias, and also according to a small bias error, it burns and it brings about potential risk of being exhausted. However, also suitably, channel resistance of the drive TFT108 in "ON" condition acts as protective resistance. This prevents the current which passes diode increasing exponentially. it

puts in another way -- if it becomes, a current should increase exponentially with linearity change of an electrical potential difference, and channel resistance of the drive TFT108 of "ON" should burn and lose diode -- it acts as a spike protection feature which prevents *****. A diode current will actually show only the rise with which linearity is not filled, if it exceeds about 5 volts.

[0041] Drive TFT108 can also be produced with an amorphous silicon again. However, the low mobility (0.3cm²/V-sec) of an amorphous silicon TFT means that a large drive transistor is required more wide [width of face] that is, compared with the case of polish recon or single crystal silicon. The practical limitation which makes width of face of TFT large is the point that TFT occupies most pixel fields and stops leaving the room of other components. However, "ON" current of an amorphous silicon TFT is so large that it can fully realize the moderate brightness of the order of hundreds cd/m² by the amorphous silicon drive TFT. Furthermore, operation of the use and the higher brightness to the diode of the smaller amorphous silicon drive TFT is attained as an OLED component becomes more efficient.

[0042] Drawing 6 - drawing 10 show five sorts of deformation of the analog drive circuit 100.

[0043] One of the diode contacts is divided into the circuits 100 and 300 of drawing 1 and drawing 6 with the remaining part of a circuit on pixel level, and there is an advantage of being common to all diodes in them. This enables the design which does not bar formation of an organic layer, and the catholyte of drawing 1 or the anode plate layer of drawing 6 . Furthermore, this makes it avoid to establish the further Rhine in a pixel.

[0044] Drawing 7 and the analog drive circuits 400 and 500 of drawing 8 are pixel level, and since the both sides of diode are electrically connected with the circuit, they are not so desirable about the point. This is because it requires that the arrangement gestalt of wiring carries out pattern NINGU of the organic layer, and forms beer (vias, hole) and contact since excessive wiring occupies more substrate fields, and the technique of preparing this beer etc. is not fully established in the organic light emitting diode ingredient.

[0045] Drawing 9 differs from the analog drive circuits 600 and 700 of drawing 10 slightly [the circuits 100 and 300 of drawing 1 and drawing 6]. The PMOS transistors 604 and 608 are used for the analog circuit 600 of drawing 9 instead of the NMOS transistors 104 and 108. Similarly, the PMOS transistors 704 and 708 are used for the analog circuit 700 of drawing 10 instead of the NMOS transistors 304 and 308. The gate line of a PMOS transistor is set to "high", and data are lowered to "low", in case a PMOS transistor is passed.

[0046] PMOS is a technique suitable for especially the diode that shares the same cathode on equipment, as shown in drawing 9 . The channel conductance of Drive TFT is decided by the gate-source electrical-potential-difference difference, and a reason

is from ** connected to reference voltage with the stable source side of TFT. Turning "ON" diode does not influence a gate-source electrical potential difference. This has the source of Drive TFT contrastive with drawing 1 connected to the anode plate of OLED. In the case of drawing 1, the voltage drop in the diode in "ON" condition lowers a gate-source electrical potential difference. This is effectiveness known as "source degeneracy (source degeneration)." Since it is easy to turn ON the direction of Drive TFT, by the design which abolished source degeneracy, a lower signal level and smaller TFT can be used, and the intensity level same in an indicating equipment can be attained.

[0047] Drawing 11 and drawing 12 show two sorts of still more nearly another modifications of the analog drive circuit 100. The gate line n where the analog circuits 800 and 900 of drawing 11 and drawing 12 adjoin is connected to source connection of drive 808 and TFT 908 on the gate line in the source of Use TFT, i.e., a drive. As shown in drawing 11, it is possible to open each pixel of the line corresponding to this gate line using a gate line (choosing), and to form the return path of the current which passes along OLED810 of a corresponding contiguity line. Therefore, after the gate line n transmits data to the OLED drive TFT808 of the corresponding line, the gate line n is set to low and becomes the current return path of an analog circuit 800.

[0048] For example, if the pixel in which a 640-line display has an analog circuit 800 is expressed, the gate line n will draw the current of an analog circuit 800 during the 639-line period whose gate line n is low. Although a current differs from a capacitor reference in one Rhine period, the amount of this time amount from which the optical output has deviated is like [not trifling], and does not do significant effect to the visibility of those who look at a display.

[0049] The PMOS transistors 904 and 908 are used for the analog drive circuit 900 of drawing 12 instead of the NMOS transistors 804 and 808 of an analog circuit 800. Since this becomes usable [cathode (it is easy to manufacture current this gentleman) common to diode], it is advantageous. The gate line n of the PMOS transistor 908 is usually set to high, and when writing in data, it is set to low. Therefore, the gate line n is usually used in order to supply a current to OLED910.

[0050] Now, in a polymer compound and a molecular compound, hundreds of sorts of well-known organic compounds applicable to OLED exist. Since all the components based on these compounds have the electrical characteristics suitable for excitation by TFT, this invention is applied to such all compounds including what is not investigated yet. OLED of this invention is illuminant matter, Pori [2-methoxy-5-(2'-ethyl-hexyloxy)-1 [for example,], and 4-phenylenevinylene] (MEH-PPV) or a tris (8-hydroxy) quinoline. Aluminum (AlQ) can be used. Hole-injection matter, for example, N, N'-diphenyl-N, and N'-bis(3-methylphenyl) 1-1' biphenyl-4,4'-diamine (TPD) as well as the further electron transport layer, a dopant, an electrolyte, a buffer coat, etc. is applicable. Matter like TPD has the electron

affinity which was fully suitable for the work function of the anode plate layer formed of an indium stannic-acid ghost (ITO). Since ITO can be manufactured to transparency, the anode plate side of OLED110 is usually a luminous-radiation side. Cathode contact is an opaque metallic conductor, for example, aluminum, calcium, or magnesium silver, for example. Since OLED110 is probably manufactured by ***** when it constitutes an OLED display device, the analog drive circuit 100 has very high possibility of being used for a tooth-back luminescence display. In this configuration, the cathode contact which is easy to damage easily potentially is formed as an advantageous continuation layer, and does not require pattern attachment by the pixel layer. The analog drive circuit 300 of drawing 6 can have the continuation ITO layer of about 100% of filling factor, and is advantageous.

[0051] Drawing 13 shows the possible current paths 150 and 152 to the continuation anode plate layer 170 of the front luminescence display which uses the analog drive circuit 300 of drawing 6. A current flows from an anode plate, passes an organic layer, arrives at the pixel-sized cathode (cathode by which pattern NINGU was carried out for every pixel), and, finally reaches the drive TFT156 of "ON." The pixel drive circuit 300 is equipped with the viewing area which has the island where the exposed cathode contact fields 160, 162, and 164 were separated, and is formed. And coating of the continuous electronic conduction layer 166 is carried out. If required, the further layer (not shown) can also be formed on the continuous electronic conduction layer 166. And the continuous hole conduction layer 168, for example, TPD, is formed. Furthermore, as a continuous anode plate contact layer 170, ITO is continuously formed on the hole conduction layer 168. If the spreading resistance (resistance of spreading resistance and the direction of a flat surface) of the continuous electronic conduction layer 166 is too low, cross talk luminescence from the pixel which adjoins according to the current path 152 to illustrate will be produced. One of the conditions required in order to avoid the interaction of adjoining pixels is that resistance fills $R172 \ll R174$. However, $R172$ is the sheet resistance of the anode plate contact layer 170, and $R174$ is resistance between pixels of the electronic conduction layer 166.

[0052] The longitudinal direction resistance $R174$, i.e., the resistance between pixels, is a very high value from two reasons. The first, an organic material is inferior as a conductor and is that mobility is low. It is what is called for (namely, $<100\text{nm}$) that the further electronic conduction layer of the second which is needed with the continuous electronic conduction layer 166 and a case is very thin from the principle of operation. Therefore, such spreading resistance has guaranteed that it can leave with pattern attachment of the continuous anode plate contact layer 170 not carried out. Therefore, naturally this layout has turned to the front luminescence display. If sufficient process control and a suitable mask set are used, on drawing 2 and the pixel circuit shown in 7, 11, and 12, a front luminescence design can arrange OLED and can obtain the component of about 100% of filling factor. If the continuous anode plate

contact layer 170 is replaced with a cathode material and sufficient mask set is used, depending on the ingredient to be used, reflexivity and the process suitable for translucent or the tooth-back luminescence design which has a continuous up electrode using a transparent material will be acquired.

[0053] [Operation gestalt 2] drawing 14 shows the configuration of the operation gestalt 2 of this invention which uses the digital drive circuit 200 for the OLED pixel 202. A pixel 202 includes connection with the gate line n and data lines m, Vdd, and Vss, pass TFT204, the SRAM cel 206 of a single bit, and drives TFT208 and OLED210. The binary value of "1" or "0" is memorized by the single bit SRAM cel 206 prepared in each pixel 202. The single bit SRAM cel 206 is a static memory cell of for example, the polish recon NMOS.

[0054] The charge lost in the single bit SRAM cel 206 is restored by the flow of the charge which passes a load transistor. A gate line turns "ON" pass TFT204, and the bit value on a data line m ("0" or "1") is written in the SRAM cel 206. The memorized bit controls the gate of drive TFT208. If drive TFT208 is turned "ON", a current can be passed to one OLED210. OLED210 will become off if drive TFT208 is turned OFF.

[0055] This design requires six transistors per pixel (202), and is not influenced by the leakage current. Therefore, this design holds the condition of a pixel 202 indefinitely. Therefore, with this operation gestalt 2, by the random access method, it can write in a display and a framing cycle can be made unnecessary. A display of a gray scale can also be enabled by the modulation of a duty cycle. the transistor of whenever [number / with the larger layout of this design / , and connection] -- more -- a field -- it can be intensive. In the mode which explains above and is explained to drawing 14 , it is NMOS. TFT 204, 208, 212, 214, 216, and 218 and common cathode are used. Naturally, deformation which connects and uses PMOS or CMOS, and a common anode plate may be performed.

[0056] Although this invention was explained to this specification at the detail, referring to a specific embodiment concretely, this invention is not limited to these operation gestalten. The purpose of this specification is including all deformation applicable to the essence and the range of this invention which are defined by the claim, an alternative, and equivalence. For example, this invention is applicable to the display of all the types that form an image using light emitting diode. A flat panel display, a flat lighting system, an instrument indicator, a sign, etc. are shown in such an indicating equipment.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram showing the analog active-matrix OLED array of the operation gestalt 1 of this invention.

[Drawing 2] It is drawing showing sample layout with the desirable 4-pixel intersection for realizing the circuit of drawing 1 .

[Drawing 3] It is drawing showing the electrification time amount simulation of Pass TFT.

[Drawing 4] It is drawing showing the load Rhine property in some gate voltage about OLED and Drive TFT.

[Drawing 5] It is drawing including the plot of the solution of the load characteristic of drawing 4 , a diode current, and diode luminescence brightness.

[Drawing 6] It is drawing showing the first deformation of the drive stage of the circuit design of drawing 1 .

[Drawing 7] It is drawing showing the second deformation of the drive stage of the circuit design of drawing 1 .

[Drawing 8] It is drawing showing the third deformation of the drive stage of the circuit design of drawing 1 .

[Drawing 9] It is drawing showing the fourth deformation of the drive stage of the circuit design of drawing 1 .

[Drawing 10] It is drawing showing the fifth deformation of the drive stage of the circuit design of drawing 1 .

[Drawing 11] It is drawing showing the sixth deformation of the drive stage of the circuit design of drawing 1 .

[Drawing 12] It is drawing showing the seventh deformation of the drive stage of the circuit design of drawing 1 .

[Drawing 13] It is drawing showing a possible current path in the continuation anode plate layer of a front luminescence display.

[Drawing 14] It is the circuit diagram showing the digital drive circuit of the OLED pixel of the operation gestalt 2 of this invention.

[Drawing 15] It is the schematic drawing of the conventional OLED.

[Description of Notations]

100, 300, 400, 500, 600, 700, 800, 900 An analog drive circuit, 102 A pixel, 104 Pass TFT, 106 A capacitor, 108 Drive TFT, 110, 810, 910 OLED, 112, 114, 116, 118 An anode plate, 120 A data line, 122 A gate line, 124 Vdd Rhine, 126, 128 Contact, 150 A current path, 200 Digital drive circuit.

特開平10-319872

(43) 公開日 平成10年(1998)12月4日

(51) Int.Cl.⁶

識別記号

F I

G 0 9 F 9/33

G 0 9 F 9/33

M

H 0 5 B 33/26

H 0 5 B 33/26

Z

審査請求 未請求 請求項の数 1 O L (全 10 頁)

(21) 出願番号 特願平10-3037

(22) 出願日 平成10年(1998)1月9日

(31) 優先権主張番号 08/785, 232

(32) 優先日 1997年1月17日

(33) 優先権主張国 米国 (US)

(71) 出願人 590000798

ゼロックス コーポレーション

XEROX CORPORATION

アメリカ合衆国 06904-1600 コネティ

カット州・スタンフォード・ロング リッ

チ ロード・800

(72) 発明者 デビット ケー フォーク

アメリカ合衆国 カリフォルニア州 パロ

アルト ウィルキー ウェイ 4276 ア

パートメント ディー

(72) 発明者 ロバート エー ストリート

アメリカ合衆国 カリフォルニア州 パロ

アルト ラバラ アベニュー 894

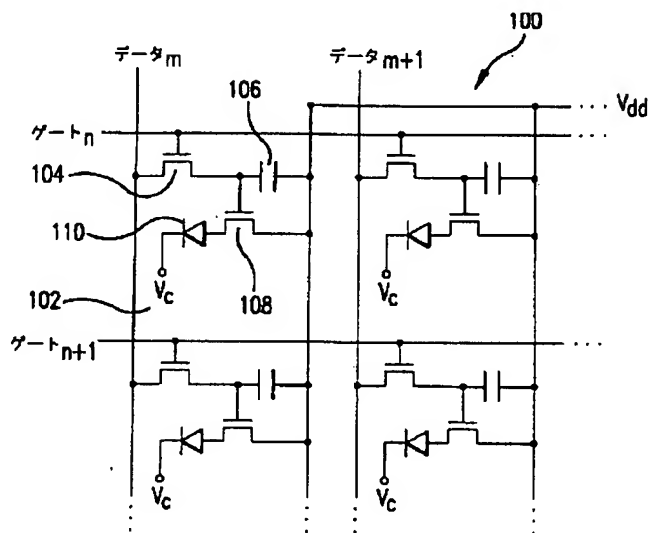
(74) 代理人 弁理士 吉田 研二 (外2名)

(54) 【発明の名称】 アクティブマトリクス有機発光ダイオード表示装置

(57) 【要約】

【課題】 発光素子の三次元集積及び室温製造が可能な低廉なアクティブマトリクス発光表示装置を提供する。

【解決手段】 表示装置は、有機発光ダイオード (O L E D) のアクティブマトリクスアレイを動作させるための回路を備える。アクティブマトリクス O L E D 表示装置は、駆動トランジスタの導通を制御して O L E D に定電流を供給するアモルファスシリコンまたはポリシリコンのパストランジスタを使用する動的なアナログメモリを組み込む。L C D 装置とは異なり、O L E D は、連続駆動電流にตอบสนองして光を発する。O L E D 回路を使用するフラットパネル表示装置は、バックライトが要らないため、従来の L C D 装置よりもはるかに薄い。発光装置を既存の回路の上に配置できることが、無機 L E D では不可能である三次元集積を可能にし、ほぼ 100% の充填率を有する構造の設計を可能にする。アクティブマトリクス O L E D 表示装置はまた、ランダムアクセス表示書き込みに特に適した静的デジタルメモリを使用することができる。



【特許請求の範囲】

【請求項1】 二次元アレイに配設された複数のピクセルと、

それぞれが、前記複数のピクセルの内の対応する一行のピクセルに接続された複数のゲートラインと、

それぞれが前記複数のピクセルの内の対応する一列のピクセルに接続された複数のデータラインと、を含み、前記複数のピクセルのそれぞれは、

対応するゲートラインに接続され、ゲート信号に応じ、対応するデータラインから供給される連続駆動電流を制御するデータ信号を通過させるパストランジスタと、

前記パストランジスタが前記データ信号を通過させると、前記データ信号に応じて連続駆動電流を有機発光ダイオードに供給する駆動トランジスタと、

供給される前記連続駆動信号に応じて発光する有機発光ダイオードと、

を有することを特徴とするアクティブマトリクス有機発光ダイオード表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示素子、方法、装置及び回路における改良に関する。より具体的には、本発明は、フラットパネル表示装置などに使用されるアクティブマトリクスアレイに有機発光ダイオード(OLED)を使用する改良に関する。

【0002】

【従来の技術】従来のアクティブマトリクス液晶表示(LCD)装置は、ピクセルごとに短期間(small interval)保持回路を構成することによって動作する。この回路は、ピクセルがリフレッシュされるまで一定の電荷をLCDライトバルブに保持する。マトリクス配置された複数のピクセルの内、同一行の全ピクセルが同時並列に帯電する。一つの行のピクセルが帯電すると、別の行のピクセルが順次に帯電してゆく。表示画面のすべての行を通じてこの手順が繰り返され連続して行われ、画面を連続的にリフレッシュする。

【0003】表示装置は通常、一つの表示画面に100万個を超えるピクセルを使用することがある。従って、表示画面を16ms(ミリ秒)ごとに(すなわち1秒あたり約60回)リフレッシュすることができるよう、セットポイントを、短期間にピクセルにロードすることが重要である。一定の電荷を保持回路に書き込むのには数マイクロ秒しか要しないため、1000以上の行を有する表示画面を16ms以内にリフレッシュすることができる。

【0004】LCDは、反射光または透過光を用いる場合において、広くその用途が見いだされているが、多くの状況において、自己発光性表示装置が望ましい。換言するならば、LCD装置は、LCDを介して光線を発する

表示装置の厚さがバックライトの厚さによって増大する。加えて、アクティブマトリクスLCDシステムは、偏光光学系と、低い開口率により、光源光の90%までが吸収されてしまい、効率が低いという欠点を抱えている。

【0005】バックライトをなくせば、フラットパネル表示装置を既存の表示装置よりもはるかに薄くすることができるのでバックライト無しの表示装置を提供することが望まれている。また、より低い駆動装置コスト及びより高い効率で動作し、より薄いパネル表示装置を提供することも望まれている。

【0006】「Organic Electroluminescent Device」Science, Vol. 273, 884(1996年8月16日)によると、一見、無機LEDがすべての点で理想的に思われよう。無機LEDは、優れた量子効率を有し、数ボルトのバイアス電圧しか要さず、すべての色で使用可能であり、非常に信頼性が高い。

【0007】しかし、無機LEDは、コスト、集積及び温度という三つの主要な問題を抱えている。無機LED表示装置は、カラーマッチングされた個々のLEDからアセンブルしなければならず、個々のLEDを正しく配置し、配線結合しなければならない。各文字が5×7ピクセルを使用する(従って、各色に35個のLEDを使用する)場合、装置の表示文字数が約10～15文字を超えると費用が極端に増大する。無機LEDはまた、一般に、エピタキシャル成長を要し、従って、ピクセル回路を効果的にオーバレイすることができず、ほぼ100%の充填率を有する装置を得ることはできない。最後に、無機LEDは、室温をはるかに超える高温で加工される。

【0008】図15は、従来の有機LED1の基本構造を示す。エレクトロルミネセンス活性材料でできた1枚以上の有機膜2が、2個の電極、すなわち低仕事関数陰極6と高仕事関数陽極4との間に挟まれている。高仕事関数陽極4は透明である。直流バイアスの印加状態で、電子が陰極6から有機材料に注入され、空孔が陽極4から有機材料に注入される。電子及び空孔は、印加された電場により、互いに向かって移動して衝突し、発光励起状態を形成する。このエネルギーが、透明な陽極4を通過して放出する光となる。有機膜2は、蒸着、化学的自己アセンブリ(chemical self assembly)、スピんキャストなどによって形成することができる。有機膜2の厚さは、単分子層数枚分から約3,000Åまでの範囲である。

【0009】「Integrated Multicolor Organic LED Array」と題するNormanらの米国特許第5,424,560号は、ネガ層を設けることによって形成されるOLEDアレイを開示している。複数の異なる色の有機層がネガ層の上でパターン付けされて、選択されたアレイの複数の領域に複数の異なる色のLEDを形成して、

る。1個のトランジスタがネガ層の中に一体化されて、外部の接続パッドによって順次に「オン」にされるネガ層の各行に駆動電流を提供する。

【0010】

【発明が解決しようとする課題】しかし、これらの引用例は、発光素子の三次元集積及び室温製造が可能な低廉なアクティブマトリクス発光表示装置を提供するという認識に欠け、或いは実際にそのような装置を提供することができていない。

【0011】本発明は、そこで、三次元集積が容易となり、室温での製造が可能な低廉なアクティブマトリクス発光表示装置を提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明は、ゲートライン、データライン及びピクセルを含むピクセル電子系を有する二次元アレイを含むアクティブマトリクスOLED表示装置を提供する。各ピクセルは、データラインの一つからデータ信号を受け取ってこれを通過させるパストランジスタと、該パストランジスタからのデータ信号に応じて動作し、有機発光ダイオード（以下、OLEDという）に該データ信号に応じた連続駆動電流を供給する駆動トランジスタを有する。データ信号は連続駆動電流を制御し、駆動トランジスタが、データ信号によって動作すると、OLEDがその連続駆動信号を受け取って発光する。

【0013】また、本発明では、該パストランジスタからデータ信号を受け取りそのデータ信号を一旦記憶する記憶手段を設ける構成も好適である。

【0014】各ゲートラインはマトリクス配置された複数のピクセルの内の同一行のピクセルに接続されている。各データラインは同一列のピクセルに接続されている。従って、各ピクセルは、1つのゲートライン及び1つのデータラインによって個々にアドレス指定することができる。

【0015】ここで、上記各パストランジスタ及び駆動トランジスタは、それぞれ、薄膜トランジスタ（TFT）を用いることができる。

【0016】また、本発明の他の態様は、ピクセルごとに、連続駆動電流が駆動TFTを通過してOLEDの陽極に流れ込んだのち、すべてのピクセルに接続された共通の陰極層に流れ込むことを特徴とする。

【0017】この態様の第一の変形では、連続駆動電流が駆動TFTを通過してOLEDの陰極に流れ込んだのち、すべてのピクセルに接続された共通陽極層に流れ込むことを特徴とする。

【0018】また上記態様の第二の変形では、OLEDの陽極を通して陰極層に流れ込んだのちに駆動TFTを通して流れる連続駆動電流を提供する。また第三の変形では、OLEDの陰極を通して陽極層に流れ込んだの

る。

【0019】各ピクセルに記憶手段を設ける場合、該記憶手段は、アナログデータ信号を記憶するコンデンサであってもよい。或いは、記憶手段は、素子が電力を受ける限りデジタルデータ信号を保持する静的セルであってもよい。

【0020】また、本発明の他の態様は、ゲートライン、データライン及びピクセルを含むピクセル電子系の二次元アレイを有するアクティブマトリクスOLED表示装置を作動させる方法に関する。この方法は、ピクセルごとに、ゲートライン信号によってパストランジスタを動作させ、データ信号をデータラインからパストランジスタに供給し、該パストランジスタを通ったデータ信号を記憶し、データ信号を駆動トランジスタに送出し、そのデータ信号によってOLEDへの連続駆動電流を調整し、OLEDから光ビームを放射させるものである。

【0021】

【発明の実施の形態】以下、本発明の理解をより完全とするために、本発明の好適な実施の形態（以下、実施形態という）について、図面を用いて説明する。なお、各図において、図中、同様な符号が同様な部品を表している。

【0022】以下に詳述するように、本発明は、アナログまたはデジタルメモリを使用してOLEDのアクティブマトリクスアレイを動作させるための回路を提供する。必要ならば、既存のOLED特性を用いてほぼ線形の発光挙動を満たすことができる。すべての性能測度が連続したOLEDの改良によって利益を受ける。LCD装置に必要である照明装置をなくすことにより、既存のバックライト表示装置よりもはるかに薄いフラットパネル表示装置が可能である。発光層を既存の回路の上に配置できることが、ほぼ100%の充填率をもつ構造の設計において三次元集積を可能にする。これは、一般にエピタキシャル成長を要し、ひいては、このタイプの三次元集積ができない無機LEDに勝る利点である。単色またはカラーの動作が前面または背面発光設計のいずれかで可能である。ピクセル回路のレイアウトは、種々の優先項目、例えば最大充填率、カラー処理、製造しやすさまたは操作しやすさに依存して最適化することができる。

【0023】OLEDは現在、典型的な発光表示装置の発光輝度（300cd/m²）の30倍を超える発光輝度（>10,000cd/m²）が可能である。これらの素子の寿命を延ばす急速な進歩が素子の寿命を10,000時間超に延ばした。現在OLEDの300cd/m²での面積あたりの電力消費は、約0.04W/cm²であり、これは表示装置の用途における電力消費の好適範囲にある。輝度、耐久性及び効率におけるさらなる改良が期待される。例えば、表示装置の輝度は、表示装置全体に重

角を調節することにより、おそらくさらに高めることができる。

【0024】蓄積された電荷がライトバルブの状態をセットするアクティブマトリクスLCD装置とは異なり、OLEDは、連続駆動電流に応答して光を発する。高解像度OLED表示装置を駆動するには、表示装置のフレーミング期間を通じて各ピクセルダイオードがプログラム可能な順方向バイアス電流を受けることを要する。例えば、60Hz表示装置の場合、フレーミング期間は約16msである。アナログまたはデジタルメモリを用いて、フレーミング期間中のピクセル状態を記憶することができる。

【0025】〔実施形態1〕図1は、ピクセル状態を記憶する実施形態1に係るアナログ駆動回路を示す。アナログ駆動回路100の各ピクセル102は、パストフト104、コンデンサ106、駆動TFT108及びOLED110を含む。一つの列のパストフト104がゲートラインnによって「オン」にされる。オンになると、行nの列mのパストフト104は、データラインmからの電圧レベルをピクセル102のコンデンサ106に記憶させる。行nのパストフト104がゲートラインnによってオフにされたのち、駆動TFT108のゲートラインnに入力された信号が、現在のフレーミング期間中、OLED110への電流を調整する。アナログ駆動回路100では、電流は、駆動TFT108を通してOLED110の陽極に流れ込んだのち、アナログ駆動回路100のすべてのOLED素子110に接続された共通陰極層に流れ込む。

【0026】駆動TFT108のゲートキャパシタンスがフレーミング期間全体を通じて信号を保持するのに十分であるならば、コンデンサ106を省くこともできる。しかし、コンデンサ106を含めることには利点がある。駆動TFT108のゲートキャパシタンスは、おそらく、信号を必要な期間保持するには不十分である。加えて、パストフト104が切り換えられると、その寄生キャパシタンスが駆動TFT108のゲートの電圧レベルに変化を生じさせ、正しいゲート電圧を印加することを困難にする。このように、コンデンサ106を含めるさらなる利点は、この寄生キャパシタンスの影響を減らすことにある。

【0027】図1のアナログ駆動回路100を実現するのに使用される4ピクセル交差部の好ましい例を図2に

$$V_{g-error} = I_{leakage} \cdot \tau_{frame} / C_{pixel} \quad \dots (1)$$

ただし、 $I_{leakage}$ は漏れ電流であり、 τ_{frame} はフレーミング期間であり、 C_{pixel} はピクセルキャパシタンスである。

【0032】グレーレベル (Grey Level) 解像度は、一部、この誤差によって決定されることがある。例えば、ピクセルセルの電圧が約8ボルトの有用なプログラ

示す。図2は、2枚の金属層、ポリシリコン層及び回路コンタクトを示す。第一の金属層は、陽極112、114、116及び118、データライン120、Vddライン124ならびにコンタクト126及び128を含む。第二の金属層は、ゲートライン122及びコンデンサ106の一方のプレートを含む。コンデンサ106のもう一方のプレートはVddラインによって形成される。ポリシリコン層はパストフト104及び駆動TFT108を含む。コンタクト126はパストフト104をコンデンサ106に接続する。コンタクト128は駆動TFT108をOLED110の陽極118に接続する。

【0028】この配置形態は、トップゲートまたはボトムゲートのTFTをパストフト104及び駆動TFT108として使用することを可能とする。コンデンサ106が必要ならば、このコンデンサ106はVddライン124の上にじかに製造することができるため、実質的な追加区域を要しない。上述したように、これは、一般にエピタキシャル成長を要し、ひいては、このタイプの三次元集積ができない無機LEDに比較してOLEDが優れる点の一つである。素子の配置形態、それらの製造に用いられる層及び加工方法に関して本明細書に記載する回路の実現に可能なレイアウト変形が数多くある。図2で述べる説明には限定されない。

【0029】Vddライン124は、ゲートライン122またはデータライン120に対して並行に配置することもできる。この実施形態1では、データライン120の固有キャパシタンスを最小限にするため、Vddライン124はデータライン120に対して並行である。

【0030】パストフト104は、フレーミング期間を通じて、安定なゲートバイアスを駆動TFT108に保持することが好ましい。つまり、パストフト104は、フレーミング期間中駆動TFT108のゲート電圧を安定して維持することが可能であることが好ましい。他のピクセル列が駆動されている間、パストフト104に通じるデータラインが変動する可能性がある。従って、フレーミング期間中、電荷がメモリセルの中に漏れる、またはメモリセルの外に漏れるおそれがある。セル中の電圧誤差 $V_{g-error}$ は次式(1)によって求められる。

【0031】

【数1】

るためには、電圧誤差を、悪くとも、約40mVより良くなるよう(約40mV未満)に制御しなければならない。トランジスタの漏れ電流は、TFTを狭くすることによって最小限にすることができる。例えば、 $30\text{cm}^2/\text{V} \cdot \text{sec}$ の移動度で、 $300\text{fA}/\mu\text{m}$ の漏れ電流の $5\mu\text{m} \times 15\mu\text{m}$ のポリシリコンTFTは、コンデンサ106の容量が約0.5pFであるセルを両する。図2において、

述したように、コンデンサ106は、V_{dd}ライン124の上または下にじかに製造することができるため、さらなる領域は必要はない。TFTの漏れをさらに制御するもう一つの方法は、パストランジスタ104にダブルゲートTFTを使用することである。

【0033】16msのフレーミング期間内にピクセルセル102にデータを書き込むのに使用可能な時間の長さは、表示装置のラインタイム、つまり各ラインの選択期間に依存する。ディスプレイの幅が480ラインの場合、この時間は約32マイクロ秒である。帯電時間と増幅器処理時間(amplifier settling time)とを合わせた時間がこの制限時間内に収まらなければならない。一般に、ポリシリコンTFTを用いる場合、好ましいオン電流が得られるため、帯電時間は問題にならない。ポリシリコンを用いる場合、漏れが、表示装置の設計に関する主要な問題になりがちである。アモルファスシリコンTFTを用いる場合、移動度は「オン」状態でポリシリコンより低く、漏れもまたより低い。

【0034】ピクセルセル帯電時間は、セルが、その初期状態で高として書き込まれているか低として書き込まれているかに依存する。NMOSトランジスタゲートは本来、論理0(low)状態を通し易く、論理1(high)を通過を減らす(degrade)ため、この非対称性が生じる。図3は、上記に概説した特性を有するパストFTFTに関し、データをコンデンサ106に0.5pF書き込む場合のこの効果を説明する。図3に示すように、4V信号の書き込み時間は1マイクロ秒に満たないが、12V信号の書き込み時間は4マイクロ秒を超える。いずれの時間も32μsの許容帯電時間の範囲内に十分ある。より速い高レベル帯電時間が必要であるならば、ゲートライン「オン」電圧を増大すればよい。あるいはまた、NMOSパストFTFT104の代わりにCMOS双方向トランジスタを使用してもよい。但し、CMOSを採用した場合、設計及び加工が複雑になる。

【0035】現在、アモルファスシリコン素子とポリシリコン素子とを同じガラス基板上でモノリシックに集積することが可能である。これにより、パストFTFT用のアモルファスシリコンの好ましい低漏れ電流特性と、駆動TFT用のポリシリコンにおいて可能な、好ましい高い「オン」電流とを組み合わせることが可能となる。パストFTFT104がアモルファスシリコンとポリシリコンとの混成物から構成されれば、パストFTFT104は、コンデンサ106を小さくする、またはなくすることができるほどその漏れ電流を低くすることができる。しかし、ポリシリコンパストFTFT104を用いて得られるものに匹敵しうる帯電時間を達成するためには、より幅の広いアモルファスシリコンパストFTFT104が必要になるかもしれない。当然これはより多くの領域を消費し、ひいてはピクセルの充填率を下げる可能性はある。

【0036】アモルファスシリコン素子とポリシリコン素子とを同じガラス基板上でモノリシックに集積することが可能である。これにより、パストFTFT用のアモルファスシリコンの好ましい低漏れ電流特性と、駆動TFT用のポリシリコンにおいて可能な、好ましい高い「オン」電流とを組み合わせることが可能となる。パストFTFT104がアモルファスシリコンとポリシリコンとの混成物から構成されれば、パストFTFT104は、コンデンサ106を小さくする、またはなくすることができるほどその漏れ電流を低くすることができる。しかし、ポリシリコンパストFTFT104を用いて得られるものに匹敵しうる帯電時間を達成するためには、より幅の広いアモルファスシリコンパストFTFT104が必要になるかもしれない。当然これはより多くの領域を消費し、ひいてはピクセルの充填率を下げる可能性はある。

駆動回路100の一つの好ましい例は、300cd/m²で白色光を発する72SPIアレイのピクセルを使用する。各ピクセルは、12ボルトで約35マイクロアンペアの最大電流を必要とする。電流及び電圧の必要条件は、幅30μm、長さ15μmのサイズで、30cm²/V·secの移動度を有するポリシリコン駆動TFT108を用いて容易に満たすことができる。このサイズは、72SPIピクセルの領域のごく一部でしかない。ピクセルサイズが縮小するため、電流の必要条件、ひいては駆動トランジスタの幅もまた縮小する。トランジスタ占有面積は、TFTの幅wと長さlとの比率w/lを変化させ、アレイの駆動電圧を調節することにより、ある程度はさらに最適化することができる。

【0037】明かに、ピクセル設計におけるTFTの寸法及び駆動電圧の実際の設計選択は、TFT及びダイオード特性の詳細なモデルを要する。例えば、パストランジスタの漏れが、仕様の範囲内でもっとも達成し難いパラメータであるならば、データラインにおける電圧スイングを最小限にして漏れを減らすべきである。これを実行する一つの方法として、必要な信号電圧スイングを減らすため、駆動TFT108の幅を広げる方法がある。

【0038】OLEDは、すべてのダイオードと同様、本来は非線形素子である。OLEDは、電流が電圧依存性を示し、この依存性は、ほぼ指数関数的であるか、電力法則依存性にほぼ従っている。換言するならば、電圧における小さな変化が、電流、ひいてはダイオードのバイアス点に依存するOLEDの明るさにおける大きな変化を生み出す。図4は、典型的なOLEDと、30cm²/V·secの移動度を有し、幅30μm、長さ15μmであるポリシリコンTFTとを72SPIのピクセルアレイに配したものに、15ボルトのV_{dd}を加えた場合において、何種類かのゲート電圧に対する負荷ライン(load line)特性を示す。4~12ボルトのドレインソース電圧では、セットポイントは、TFTの飽和状態から直線期間まで異なる。

【0039】図5は、図4に使用するものと同じ条件下で、ダイオード電流I_{diode}及びダイオード輝度L_{diode}を駆動TFTゲート電圧の関数として示す。ダイオード及びTFTの非線形性にもかかわらず、0~300cd/m²の所望の範囲のゲート電圧に関し、4~12ボルトのゲートバイアスで、明るさの挙動は線形に近い。これは、データラインを駆動するのに使用されるデジタル・アナログ変換器が、通常、各グレーレベルあたり一定の電圧間隔で電圧スイングを発生するため、表示装置の設計上非常に有利な特徴となり得る。データライン電圧の等しい増分が所望の輝度範囲にわたり、光の強さの等しい増分を生じさせるようにピクセルを設計することにより、データ駆動電子系からの使用可能なある数のグレーレベルを適切に利用することができる。従って、この回路は、高レベル及び低レベルのデータ、並びに駆動

ることができるだけでなく、適度な補正のみによるグレースケール制御が可能であることが示される。

【0040】図5はまた、もう一つの重要な特徴を示す。ダイオード電流は、バイアスの印加とともに急速に増大し、小さなバイアス誤差によっても潜在的な焼き尽きの危険をもたらす。しかし、「オン」状態にある駆動TFT108のチャネル抵抗が好適にも保護抵抗として作用する。これは、ダイオードを通過する電流が指数関数的に増大することを防ぐ。換言するならば、「オン」の駆動TFT108のチャネル抵抗は、電流が電圧の線形変化とともに指数関数的に増大し、ダイオードを焼き尽かせることを防ぐスパイク保護機構として作用する。実際、ダイオード電流は、約5ボルトを超えると線形に満たない上昇しか見せない。

【0041】駆動TFT108はまた、アモルファスシリコンで作製することも可能である。しかし、アモルファスシリコンTFTの低い移動度($0.3\text{ cm}^2/\text{V}\cdot\text{sec}$)は、ポリシリコンまたは単結晶シリコンの場合に比べ、より幅の広い、つまり大きい駆動トランジスタが必要であることを意味する。TFTの幅を広くする実際的な限界は、TFTがピクセル領域の大部分を占有し、他の素子の余地を残さなくなる点である。しかし、アモルファスシリコンTFTの「オン」電流は、数百 cd/m^2 のオーダの適度な輝度をアモルファスシリコン駆動TFTで十分に実現することができるほど大きい。さらには、OLED素子がより効率的になるにつれ、より小さなアモルファスシリコン駆動TFTのダイオードへの使用及びより高い輝度が実施可能になる。

【0042】図6～図10は、アナログ駆動回路100の5種の変形を示す。

【0043】図1及び図6の回路100及び300には、ピクセルレベルでダイオードコンタクトの一つが回路の残り部分と分けられており、全てのダイオードに共通であるという利点がある。これは、有機層と、図1の陰極層または図6の陽極層の形成を妨げることをない設計を可能にする。さらには、これは、さらなるラインをピクセルに設けることを回避させる。

【0044】図7及び図8のアナログ駆動回路400及び500は、ピクセルレベルで、ダイオードの両側が回路と電気的に接続されているため、その点に関しては余り好ましくはない。これは、余計な配線がより多くの基板領域を占有するためだけでなく、配線の配置形態が、有機層をパターンニングしてビア(vias、孔)及びコンタクトを設けることを要し、有機発光ダイオード材料においては、このビア等を設ける手法が十分に確立されていないためである。

【0045】図9及び図10のアナログ駆動回路600及び700は、図1及び図6の回路100及び300とはわずかに異なる。図9のアナログ回路600は、NMOSトランジスタ604及び608の代わりにPMOSトランジスタ

トランジスタ604及び608を使用する。同様に、図10のアナログ回路700は、NMOSトランジスタ304及び308の代わりにPMOSトランジスタ704及び708を使用する。PMOSトランジスタのゲートラインは「high」にセットされ、データをPMOSトランジスタを通過させる際には「low」に下げられる。

【0046】PMOSは、図9に示すように、装置上で、同一の陰極を共用するダイオードに特に適した技術である。理由は、駆動TFTのチャネルコンダクタンスがゲートソース電圧差によって決まり、TFTのソース側が安定な基準電圧に接続されているからである。ダイオードを「オン」にすることは、ゲートソース電圧に影響しない。これは、駆動TFTのソースがOLEDの陽極に接続されている図1とは対照的である。図1の場合には、「オン」状態にあるダイオードでの電圧降下がゲートソース電圧を下げる。これは「ソース退化(source degeneration)」として知られる効果である。駆動TFTの方がオンにしやすいため、ソース退化をなくした設計により、より低い信号電圧、及びより小さなTFTを使用して、表示装置中に同じ輝度レベルを達成することができる。

【0047】図11及び図12は、アナログ駆動回路100のさらに別の2種の変形例を示す。図11及び図12のアナログ回路800及び900は、隣接するゲートラインnを駆動TFT808及び908のソース接続に使用、即ち駆動TFTのソースがゲートラインに接続されている。図11に示すように、ゲートラインを使用して該ゲートラインに対応する行の各ピクセルを開き(選択し)、対応する隣接行のOLED810を通る電流の戻り経路を形成することが可能である。従って、ゲートラインnがその対応する行のOLED駆動TFT808にデータを伝送したのち、ゲートラインnはlowになり、アナログ回路800の電流戻り経路になる。

【0048】例えばアナログ回路800が640ライン表示装置のあるピクセルを表すならば、ゲートラインnは、ゲートラインnがlowである639ライン期間中にアナログ回路800の電流を引き込む。電流及びコンデンサリファレンスは、一つのライン期間中で異なるが、光出力が逸脱しているこの時間の量は取るに足りないほどであり、表示装置を見る人の視認性に対して有意な影響を及ぼさない。

【0049】図12のアナログ駆動回路900は、アナログ回路800のNMOSトランジスタ804及び808の代わりにPMOSトランジスタ904及び908を使用する。これは、ダイオードに共通の陰極(現在この方が製造しやすい)の使用が可能となるため有利である。PMOSトランジスタ908のゲートラインnは通常はhighにセットされ、データを書き込むときにlowにされる。従って、ゲートラインnは通常、電流を

OLED910に供給するために使用される。

【0050】現在、OLEDに適用することができる何百種もの公知の有機化合物が、ポリマー化合物及び分子化合物ともに存在する。これらの化合物に基づくすべての素子は、TFTによる励起に適した電気的特性を有するため、本発明は、まだ調査されていないものを含め、そのような化合物すべてに当てはまる。本発明のOLEDは、発光体物質、例えばポリ〔2-メトキシ-5-(2'-エチルヘキシルオキシ)-1,4-フェニレンビニレン〕(MEH-PPV)またはトリス(8-ヒドロキシ)キノリンアルミニウム(AIQ)を使用することができる。正孔注入物質、例えばN,N'-ジフェニル-N,N'-ビス(3-メチルフェニル)-1,1'-ビフェニル-4,4'-ジアミン(TPD)もまた、さらなる電子輸送層、ドーパント、電解質、緩衝層などと同様、適用することができる。TPDのような物質は、インジウムスズ酸化物(ITO)によって形成される陽極層の仕事関数に十分に適した電子親和性を有する。ITOは透明に製造することができるため、通常、OLED110の陽極側が、光放射側である。陰極コンタクトは、例えば、不透明な金属導体、例えばアルミニウム、カルシウムまたはマグネシウム銀である。OLED表示素子を構成する場合、OLED110がおそらくは最後に製造されるため、アナログ駆動回路100は、背面発光表示装置に使用される可能性が非常に高い。この構成において、潜在的にもろく損傷しやすい陰極コンタクトは、有利な連続層として形成され、ピクセル層でのパターン付けを要しない。図6のアナログ駆動回路300は、100%近い充填率の連続ITO層を有することができる。有利である。

【0051】図13は、例えば図6のアナログ駆動回路300を使用する前面発光表示装置の連続陽極層170に可能な電流経路150及び152を示す。電流は陽極から流れて有機層を通過し、ピクセル化された陰極(ピクセル毎にパターンニングされた陰極)に達し、最後には「オン」の駆動TFT156に達する。ピクセル駆動回路300は、露出した陰極コンタクト領域160、162及び164の分離されたアイランドを有する表示領域を備えて形成されている。そして、連続する電子伝導層166がコーティングされる。必要ならば、さらなる層(図示せず)を連続する電子伝導層166の上に形成することもできる。そして、連続する正孔伝導層168、例えばTPDを形成する。更に連続する陽極コンタクト層170として、例えばITOを、連続して正孔伝導層168の上に形成する。連続する電子伝導層166の広がり抵抗(spreading resistance、平面方向の抵抗)が低すぎるならば、図示する電流経路152により隣接するピクセルからのクロストーク発光を生じる。隣接するピクセルどうしの相互作用を避けるために必要な条件の一つは、抵抗値が

$$R_{172} < R_{174}$$

を満たすことである。ただし、 R_{172} は、陽極コンタクト層170のシート抵抗であり、 R_{174} は、電子伝導層166のピクセル間抵抗である。

【0052】横方向抵抗つまりピクセル間抵抗 R_{174} は、二つの理由から非常に高い値である。第一は、有機材料は導体として劣り、移動度が低いことである。第二は、連続する電子伝導層166及び場合によって必要となるさらなる電子伝導層が、その動作原理から非常に薄いことが求められる(すなわち、 $<100\text{nm}$)ことである。従って、このような広がり抵抗は、連続する陽極コンタクト層170をパターン付けしないまま残すことができることを保証している。従って、このレイアウトは、当然、前面発光表示装置に向いている。十分なプロセス制御及び適切なマスクセットを用いると、前面発光設計は、図2、7、11及び12に示すピクセル回路の上にOLEDを配置してほぼ100%の充填率の素子を得ることができる。連続する陽極コンタクト層170を陰極材料に代え、十分なマスクセットを使用すると、使用する材料に依存して、反射性、半透明または透明材料を用いた連続する上部電極を有する背面発光設計に適したプロセスが得られる。

【0053】[実施形態2] 図14は、OLEDピクセル202にデジタル駆動回路200を使用する本発明の実施形態2の構成を示す。ピクセル202は、ゲートラインn、データラインm、Vdd及びVssへの接続、パスTFT204、単一ビットのSRAMセル206、駆動TFT208及びOLED210を含む。「1」または「0」の2進値は、各ピクセル202に設けられた単一ビットSRAMセル206に記憶される。単一ビットSRAMセル206は、例えば、ポリシリコンNMOSの静的メモリセルである。

【0054】単一ビットSRAMセル206で失われる電荷は、負荷トランジスタを通過する電荷の流れによって復元される。ゲートラインがパスTFT204を「オン」にして、データラインm上のビット値(「0」または「1」)がSRAMセル206へ書き込まれる。記憶されたビットは、駆動TFT208のゲートを制御する。駆動TFT208を「オン」にすると、電流を1個のOLED210に流すことができる。駆動TFT208をオフにすると、OLED210がオフになる。

【0055】この設計はピクセル(202)1個あたり6個のトランジスタを要し、漏れ電流による影響を受けない。従って、この設計は、ピクセル202の状態を無期限に保持する。従って、この実施形態2では、ランダムアクセス法によって表示装置に書き込むことができ、フレーミングサイクルを不要にすることができる。デューティサイクルの変調によってグレースケールを表示可能とすることもできる。この設計のレイアウトは、より大きな数及び接続度のトランジスタにより、より領域効

中的であることができる。上記に説明し、図14に説明する態様では、NMOS TFT204、208、212、214、216、218及び共通陰極を用いている。当然、PMOSまたはCMOS及び共通陽極を接続して使用する変形を施しても良い。

【0056】 特定の実施態様を具体的に参照しながら本発明を本明細書に詳細に説明したが、本発明はこれらの実施形態には限定されない。本明細書の目的は、請求項によって定義される本発明の真髄及び範囲に該当するすべての変形、代替及び等価を包含することである。例えば、本発明は、発光ダイオードを使用して像を形成するすべてのタイプの表示装置に適用することができる。このような表示装置には、フラットパネル表示装置、フラット照明装置、計器インジケータ、サインなどがある。

【図面の簡単な説明】

【図1】 本発明の実施形態1のアナログアクティブマトリクスOLEDアレイを示す回路図である。

【図2】 図1の回路を実現するための4ピクセル交差点の好ましいレイアウト例を示す図である。

【図3】 パスTFTの帯電時間シミュレーションを示す図である。

【図4】 OLED及び駆動TFTについての幾つかのゲート電圧における負荷ライン特性を表す図である。

【図5】 図4の負荷特性の解とダイオード電流及びダイオード発光輝度のプロットを含む図である。

【図6】 図1の回路設計の駆動段の第一の変形を示す図である。

【図7】 図1の回路設計の駆動段の第二の変形を示す図である。

【図8】 図1の回路設計の駆動段の第三の変形を示す図である。

【図9】 図1の回路設計の駆動段の第四の変形を示す図である。

【図10】 図1の回路設計の駆動段の第五の変形を示す図である。

【図11】 図1の回路設計の駆動段の第六の変形を示す図である。

【図12】 図1の回路設計の駆動段の第七の変形を示す図である。

【図13】 前面発光表示装置の連続陽極層に可能な電流経路を示す図である。

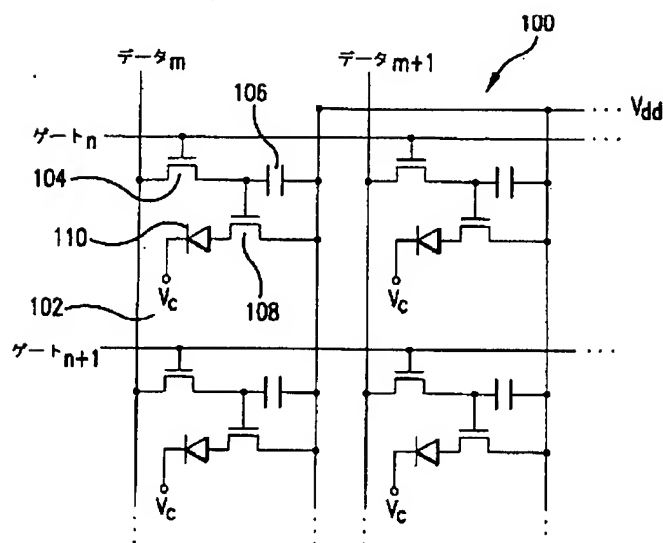
【図14】 本発明の実施形態2のOLEDピクセルのデジタル駆動回路を示す回路図である。

【図15】 従来のOLEDの略図である。

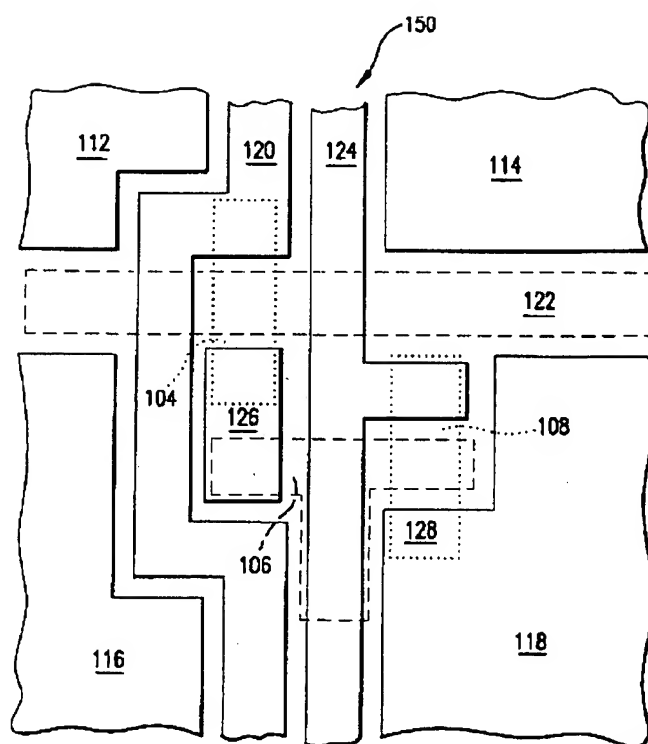
【符号の説明】

100、300、400、500、600、700、800、900 アナログ駆動回路、102 ピクセル、104 パスTFT、106 コンデンサ、108 駆動TFT、110、810、910 OLED、112、114、116、118 陽極、120 データライン、122 ゲートライン、124 Vddライン、126、128 コンタクト、150 電流経路、200 デジタル駆動回路。

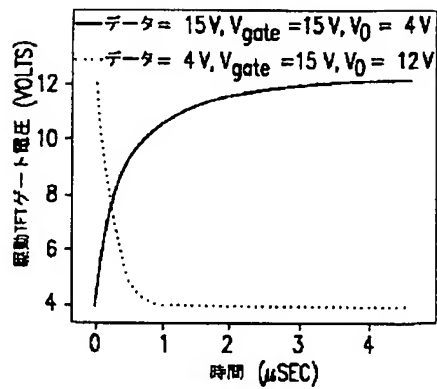
【図1】



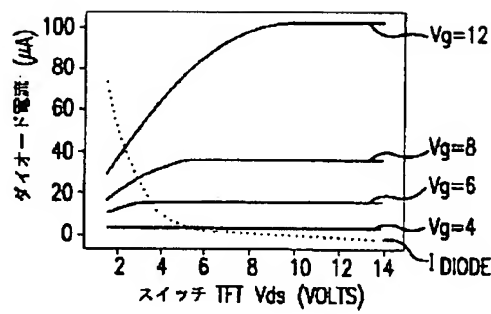
【図2】



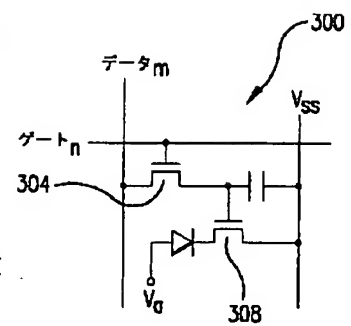
【図3】



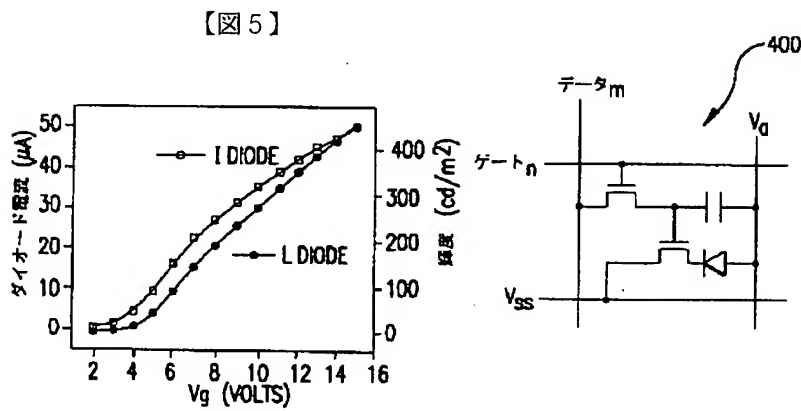
【図4】



【図6】

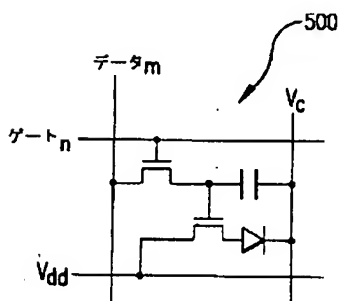


【図7】

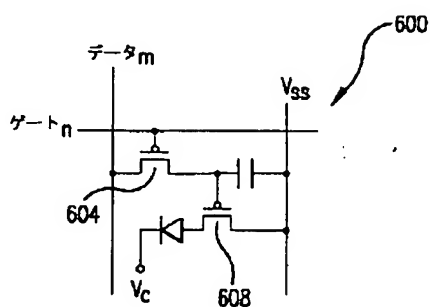


【図10】

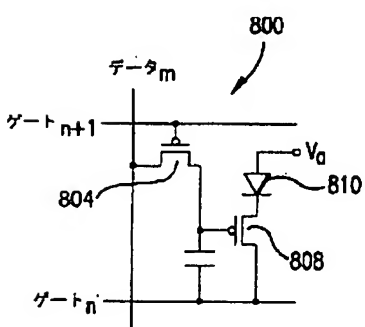
【図8】



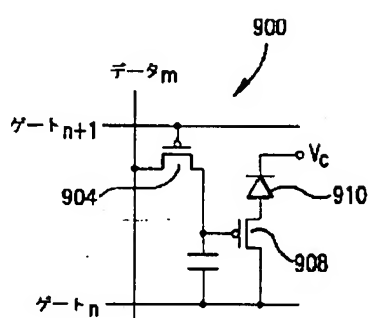
【図9】



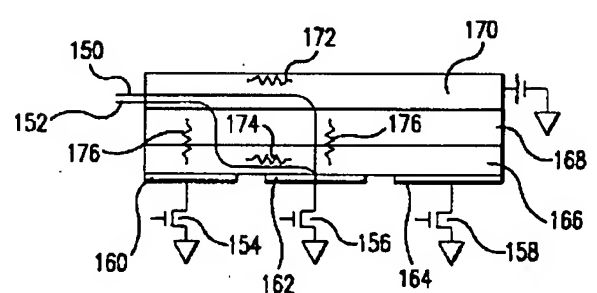
【図11】



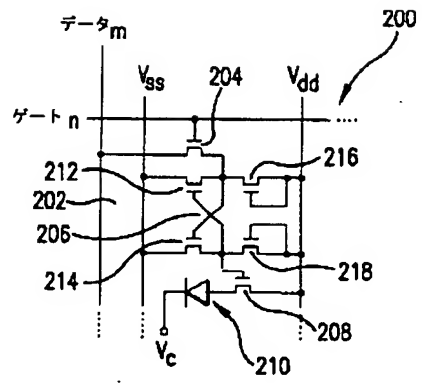
【図12】



【図13】



【図14】



【図15】

